

PCT/JP00/06121

04.10.00

JP 00/6121

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JWU

REC'D 28 NOV 2000

WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1 9 9 9 年 9 月 8 日

出 願 番 号

Application Number:

平成 1 1 年特許願第 2 5 4 5 8 4 号

出 願 人

Applicant (s):

松下電器産業株式会社

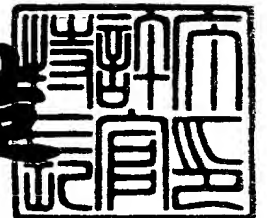
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2 0 0 0 年 1 1 月 1 0 日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特 2 0 0 0 - 3 0 9 2 4 8 0

【書類名】 特許願

【整理番号】 2892010138

【提出日】 平成11年 9月 8日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 3/06

【発明者】

 【住所又は居所】 香川県高松市古新町 8 番地の 1 松下寿電子工業株式会
社内

 【氏名】 佐藤 慎一郎

【特許出願人】

 【識別番号】 000005821

 【氏名又は名称】 松下電器産業株式会社

【代理人】

 【識別番号】 100081813

 【弁理士】

 【氏名又は名称】 早瀬 憲一

 【電話番号】 06(6380)5822

【手数料の表示】

 【予納台帳番号】 013527

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9600402

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 再生信号処理装置

【特許請求の範囲】

【請求項 1】 アナログ信号を標本化し、ディジタル信号に変換するアナログ／ディジタル変換器と、

前記ディジタル信号に対し、自動等化処理を行う自動等化器と、

前記ディジタル信号に含まれる位相及び基準周波数成分と一致した基準クロックを生成する位相同期回路と、

前記基準クロックの周期を整数倍した分周クロックを生成し、該分周クロックを動作クロックとして前記アナログ／ディジタル変換器及び前記自動等化器に出力する分周器とを備えた再生信号処理装置であって、

前記自動等化器を、

前記ディジタル信号に対し、波形等化処理を行うトランスバーサルフィルタと

前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する直線補間処理部と、

前記直線補間処理部の出力により等化目標値を推定し、該等化目標値と前記トランスバーサルフィルタの出力との誤差である等化誤差が最小となるように前記トランスバーサルフィルタのパラメータを制御する制御部とから構成したことを特徴とする再生信号処理装置。

【請求項 2】 請求項 1 記載の再生信号処理装置において、

前記直線補間処理部を、

前記トランスバーサルフィルタの出力等化信号に分周クロックの 1 周期分の遅延処理を行うフリップフロップ素子と、

該遅延処理後の信号と前記出力等化信号とを加算する加算器とから構成したことを特徴とする再生信号処理装置。

【請求項 3】 請求項 1 記載の再生信号処理装置において、

前記直線補間処理部に代えて、前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する高次補間処理部

を備えたことを特徴とする再生信号処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、再生信号処理装置に関し、特にアナログ再生信号をデジタル再生信号に変換し、自動等化処理を行う再生信号処理装置に関する。

【0002】

【従来の技術】

従来より、デジタル情報の記録再生装置あるいは通信装置等においては、前記装置等の特性あるいは伝送路の品質によるデータ誤り等の信号劣化を補償するため、伝送路の途中あるいは終端において逐次的に自動等化処理を行う自動等化器を用いていた。

【0003】

図5は、デジタル情報の記録再生装置における従来の再生信号処理装置の構成を示すブロック図である。

図5に示された再生信号処理装置は、アナログ／デジタル変換器（A/D変換器）1と、デジタル位相同期回路（デジタルPLL）2と、自動等化器9とを備える。前記自動等化器9は、さらに、トランスバーサルフィルタ4と、制御部5とを備える。

【0004】

アナログ／デジタル変換器1は、再生信号処理装置に入力されたアナログ再生信号を多値のデジタル再生信号に標本化する。デジタル位相同期回路2は、前記デジタル再生信号に含まれる位相及び基準周波数成分と一致した基準クロックCKを生成する。トランスバーサルフィルタ4は、デジタル再生信号の波形等化処理を行う。制御部5は、前記トランスバーサルフィルタ4の出力等化波形と前記等化波形より推定した等化目標値との誤差である等化誤差、及び前記トランスバーサルフィルタ4の入力デジタル再生信号を用いて、前記等化誤差が最小となるように前記トランスバーサルフィルタ4のパラメータであるタップ係数を制御する。

【 0 0 0 5 】

次に図 5 を用いて従来の再生信号処理装置の動作について説明する。

記録媒体に記録されたデジタル情報を図示しないヘッドの走査により読み出し、読み出した信号に所定の周波数帯域を強調する処理を施したアナログ再生信号をアナログ／デジタル変換器 1 に入力すると、多値のデジタル再生信号に変換される。前記デジタル再生信号は、デジタル位相同期回路 2 と自動等化器 9 のトランスバーサルフィルタ 4 とに入力される。前記デジタル位相同期回路 2 は、入力された前記デジタル再生信号により基準クロック C K を抽出し、該クロック C K を前記アナログ／デジタル変換器 1 及び自動等化器 9 に入力する。前記基準クロック C K は、前記アナログ／デジタル変換器 1 及び前記自動等化器 9 において動作クロックとして用いられる。一方、前記トランスバーサルフィルタ 4 に入力されたデジタル再生信号は、該トランスバーサルフィルタ 4 での等化処理後に復号回路に送られる。前記等化処理において前記トランスバーサルフィルタ 4 は、パラメータであるタップ係数により制御される。該タップ係数は、制御部 5 において前記トランスバーサルフィルタ 4 への入力デジタル再生信号、及び前記トランスバーサルフィルタ 4 の出力信号と該出力信号を基に推定した等化目標値との誤差の等化誤差により随時設定される。一般に、前記制御部 5 では、最急降下法に基づき前記等化目標値の 2 乗平均が最小となるように逐次的に演算する L M S アルゴリズムが用いられる。

【 0 0 0 6 】

以上のように、従来の再生信号処理装置においては、デジタル位相同期回路 2 の抽出した基準クロックを用いて逐次的に波形等化処理を行うことにより信号劣化を補償することができる。

【 0 0 0 7 】

一方、特開昭 6 2 - 2 7 2 4 号公報には、適応型トランスバーサルフィルタを用いた波形等化装置におけるトランスバーサルフィルタのフィルタ係数ベクトルの設定方法が、また、特開平 3 - 1 0 0 9 7 1 号公報には、特性パラメータを自動的に制御可能な自動等化器が開示されている。

【 0 0 0 8 】

【発明が解決しようとする課題】

しかしながら、上記のような従来の再生信号処理装置では、デジタルデータの再生を行っている間中、トランスバーサルフィルタ 4 だけでなく、該トランスバーサルフィルタ 4 のパラメータを制御する制御部 5 も常に動作させる必要があり、また、再生信号処理装置に占める自動等化器 9 の規模は 2 割強であるため、自動等化器 9 では、確実に多くの電力が消費される。

【0 0 0 9】

また、上記のようにデジタル位相同期回路 2 により抽出した基準クロックを使用して自動等化器 9 を動作させるため、高速再生を行う際はクロック周波数が高くなり、それに伴って消費電力が増加する。また、さらに高速な再生を安定して行うためには回路規模の増大が避けられず、さらに多くの電力を消費することになる。

【0 0 1 0】

ところで、自動等化器 9 において、消費電力の削減と高速再生への対応とを実現するためには、基準クロックに代えて、基準クロックの周期を整数倍した分周クロックを動作クロックとして使用すればよい。しかし、アナログ／デジタル変換器 1 における標本化において分周クロックを使用すると、基準クロックを使用した場合と比較して標本数が欠落し、安定かつ適正な等化目標値の設定が困難であり、安定した等化処理ができないという問題があった。

【0 0 1 1】

本発明は、上記の問題点を解決するためになされたものであり、等化性能を低下させることなく、消費電力を削減し、高速再生にも対応した自動等化器を有する再生信号処理装置を提供することを目的とする。

【0 0 1 2】

【課題を解決するための手段】

上記目的を達成するため、請求項 1 にかかる再生信号処理装置は、アナログ信号を標本化し、デジタル信号に変換するアナログ／デジタル変換器と、前記デジタル信号に対し、自動等化処理を行う自動等化器と、前記デジタル信号に含まれる位相及び基準周波数成分と一致した基準クロックを生成する位相同期

回路と、前記基準クロックの周期を整数倍した分周クロックを生成し、該分周クロックを動作クロックとして前記アナログ／デジタル変換器及び前記自動等化器に出力する分周器とを備えた再生信号処理装置であって、前記自動等化器を、前記デジタル信号に対し、波形等化処理を行うトランスバーサルフィルタと、前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する直線補間処理部と、前記直線補間処理部の出力により等化目標値を推定し、該等化目標値と前記トランスバーサルフィルタの出力との誤差である等化誤差が最小となるように前記トランスバーサルフィルタのパラメータを制御する制御部とから構成したものである。

【 0 0 1 3 】

また、請求項 2 にかかる再生信号処理装置は、請求項 1 記載の再生信号処理装置において、前記直線補間処理部を、前記トランスバーサルフィルタの出力等化信号に分周クロックの 1 周期分の遅延処理を行うフリップフロップ素子と、該遅延処理後の信号と前記出力等化信号とを加算する加算器とから構成したものである。

【 0 0 1 4 】

また、請求項 3 にかかる再生信号処理装置は、請求項 1 記載の再生信号処理装置において、前記直線補間処理部に代えて、前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する高次補間処理部を備えたものである。

【 0 0 1 5 】

【発明の実施の形態】

（実施の形態 1）

以下、本発明の実施の形態 1 による再生信号処理装置について、図面を参照しながら説明する。

【 0 0 1 6 】

図 1 は、本実施の形態 1 の再生信号処理装置の構成を示すブロック図である。

図 1 に示された再生信号処理装置は、アナログ／デジタル変換器 1 と、デジタル位相同期回路 2 と、分周器 3 と、自動等化器 8 とを備える。前記自動等化

器 8 は、さらに、トランスバーサルフィルタ 4 と、制御部 5 と、直線補間処理部 6 とを備える。なお、図 5 と同一符号は、従来の再生信号処理装置におけるものと同一のものを示しており、それらの説明は省略する。

【0017】

分周器 3 は、ディジタル位相同期回路 2 により抽出された基準クロック CK に該基準クロック CK の周期を整数倍する分周処理を行う。直線補間処理部 6 は、図示しないフリップフロップ素子と加算器とから構成され、アナログ／ディジタル変換器 1 での標本化において、基準クロック CK に代えて分周クロック CK/N を用いたことによる、標本数の欠落を補うための補間処理を行う。

【0018】

次に図 1 を用いて再生信号処理装置の動作について説明する。

記録媒体に記録されたディジタル情報を図示しないヘッドの走査により読み出し、読み出した信号に所定の周波数帯域を強調する処理を施したアナログ再生信号をアナログ／ディジタル変換器 1 に入力すると、多値のディジタル再生信号に変換される。前記ディジタル再生信号は、ディジタル位相同期回路 2 と自動等化器 8 のトランスバーサルフィルタ 4 とに入力される。前記ディジタル位相同期回路 2 は、入力された前記ディジタル再生信号により基準クロック CK を抽出し、該クロック CK を分周器 3 に入力する。前記分周器 3 は、前記基準クロック CK の周期を整数倍する分周処理を行い、分周クロック CK/N を出力する。該分周クロック CK/N は前記アナログ／ディジタル変換器 1 及び自動等化器 8 で動作クロックとして用いられる。ここで、 N は分周比を表し、本実施の形態 1 では分周比 $N=2$ とする（以下「2分周」と記す）。一方、前記トランスバーサルフィルタ 4 に入力されたディジタル再生信号は、該トランスバーサルフィルタ 4 での等化処理後に復号回路に送られる。前記等化処理において前記トランスバーサルフィルタ 4 は、パラメータであるタップ係数により制御される。該タップ係数は、制御部 5 において前記トランスバーサルフィルタ 4 への入力ディジタル再生信号、及び前記トランスバーサルフィルタ 4 の出力信号と等化目標値との誤差の等化誤差により随時設定される。一般に、前記制御部 5 では、最急降下法に基づき前記等化目標値の 2 乗平均が最小となるように逐次的に演算する LMS アルゴリ

ズムが用いられる。前記トランスバーサルフィルタ 4 の出力等化波形は、前記動作クロックとして分周クロック CK/N を用いたことにより、基準クロック CK を用いたときよりも標本数が減少している。これにより、前記制御部 5 における等化目標値の設定が不安定になるのを防ぐため、前記トランスバーサルフィルタ 4 の出力等化波形を制御部 5 に入力すると共に、直線補間処理部 6 により前記出力等化波形に補間処理を行い、分周クロック CK/N を用いることにより欠落した標本を補間した信号をも制御部 5 に入力し、基準クロック CK を用いた場合と同様に等化目標値の設定を安定して行えるようにする。

【 0 0 1 9 】

次に図 2、図 3 の波形図等を用いて、直線補間処理について説明する。

図 2、図 3 に、デジタル再生信号、等化波形及び前記等化波形に直線補間処理を行った波形の一例を示す。

【 0 0 2 0 】

図 2 (a) は、デジタル再生信号の一例を示す図であり、◇は、アナログ／デジタル変換器 1 において、アナログ再生信号を 2 分周クロックを用いて標本化した点（以下「標本点」と記す）を示す。図 2 (b) は、図 2 (a) のデジタル再生信号をトランスバーサルフィルタ 4 により等化した等化波形を示す図であり、◇は波形等化処理後の標本点を示す。図 2 (c) は、基準クロックを用いた場合の等化波形（理想波形）を示す図であり、◇は、アナログ／デジタル変換器 1 において、基準クロックを動作クロックとして用いた場合の標本点を示す。なお、図 2 において標本点を結んでいる実線は、波形を認識しやすくするために付加したものである。

【 0 0 2 1 】

図 2 の (b) と (c) との比較により、基準クロックに代えて 2 分周クロックを使用すると、アナログ／デジタル変換器 1 より出力されるデジタル再生信号の標本数が分周比の増加に応じて減少することが分かる。このような、分周クロックを用いたことによる標本数の欠落を補うのが、直線補間処理部 6 で行われる直線補間処理である。

【 0 0 2 2 】

図 3 は、2 分周クロックを使用して標本化され、等化処理の行われた等化波形に対する直線補間処理の例を示す図である。図 3 (a) において、●は、アナログ／デジタル変換器 1 において、2 分周クロックでデジタル再生信号を標本化した点を示し、○は、基準クロックを使用した場合に標本化されるはずの点を示す。すなわち、基準クロックをアナログ／デジタル変換器 1 の動作クロックとした場合には、●及び○の両方が標本化される。なお、●及び○は標本化を開始するタイミングにより逆転することもある。このうち、●だけを用いて○を擬似的に復元するのが補間処理である。まず、図 3 (b) において、図 3 (a) の●に $1 + D$ 処理を行った結果を◇で示す。ここで、 $1 + D$ 処理とは、等化処理のなされたある標本点に対して、フリップフロップ素子により動作クロックの 1 周期分の遅延処理を行い、それに等化処理のなされた標本点を加算器により加算する処理のことである。具体的には、ある標本点に対して、基準となる標本点（図 3 (a) においては、一番左の標本点を基準としている）からの差を、次の標本点、すなわち、2 分周クロックの 1 周期分だけ遅れた標本点に足す操作のことである。図 3 (c) の波形は、図 3 (a) に示す●と、図 3 (b) に示す◇とにタイミング調整処理を行うことで得られたものであり、これが補間処理後の波形である。なお、図 3 において標本点の実線または破線で結ばれているのは、波形を認識しやすくするために付加したものである。

【0 0 2 3】

本実施の形態 1 による再生信号処理装置は、上記説明のように、アナログ／デジタル変換器 1 及び自動等化器 8 で使用する動作クロックを分周クロックとしたことで、消費電力を削減することができ、さらに、基準クロックを使用しときと比較して各構成部分における処理間隔を長くとることができるため、高速再生にも対応し、回路規模の増大を抑制できるものとなる。

【0 0 2 4】

また、自動等化器 8 に直線補間処理部 6 を備えたことで、基準クロックに代えて分周クロックを用いることによる、標本点の欠落を補うことができ、制御部 5 における等化目標値の設定を安定して行うことが可能となり、基準クロックを用いた場合と同等の等化処理能力を保つことができる。

【 0 0 2 5 】

なお、本実施の形態 1 の再生信号処理装置では、分周比 $N = 2$ としたが、これは一例であって、例えば、 $N = 3$ などとすることも可能である。ただし、分周比を増やすことができるのは、補間処理により基準クロックで標本化した場合と同程度にまで補間できる範囲内においてである。例えば、分周クロックの周期が再生信号の最小繰り返し周期を越えてしまうような分周比では、安定して等化処理を行うことはできない。

【 0 0 2 6 】

(実施の形態 2)

以下、本発明の実施の形態 2 による再生信号処理装置について、図面を参照しながら説明する。

【 0 0 2 7 】

図 4 は、本実施の形態 2 の再生信号処理装置の構成を示すブロック図である。なお、前述の実施の形態 1 と同じ構成については同じ符号を用い、説明を省略する。

図 4 に示された高次補間処理部 7 は、アナログ／ディジタル変換器 1 における標本化において、基準クロックに代えて分周クロックを用いることにより欠落した標本点を補うため、ナイキスト補間等の高次の補間処理を行う。

【 0 0 2 8 】

次に図 4 を用いて再生信号処理装置の動作について説明する。なお、前述の実施の形態 1 と同じ動作に関しては、その説明を省略する。

高次補間処理部 7 は実施の形態 1 に記載の直線補間処理部 6 と同様の役割、すなわち分周クロックの使用により標本数の減少が生じた場合に、あたかも情報の欠落がなかったかのような波形データを前記制御部 5 に供給する役割を持つ。高次補間処理部 7 を採用すると、直線補間処理部 6 を用いた場合と比較して、読み出しヘッドの特性劣化による振幅の減衰、ディスクの傾き（チルト）に起因する波形の歪み、再生系で重畳したノイズの影響等の再生波形データの品質劣化に対する情報復元能力が大幅に向上する。

【 0 0 2 9 】

本実施の形態 2 による再生信号処理装置は、上記説明のように、高次補間処理部 7 を採用し、分周クロックを使用することに起因する情報の欠落を補間した補間波形を前記制御部 5 に供給することにより、安定かつ適切な等化目標値を設定することが可能となるため、分周クロックを用いた場合においても、基準クロックを使用した場合と同等の等化性能を実現することができる。

【 0 0 3 0 】

また、高次補間処理部 7 を採用したことで、読み出しヘッドの特性劣化による振幅の減衰、ディスクの傾き（チルト）に起因する波形の歪み、再生系で重畳したノイズの影響等の再生波形データの品質劣化に対する情報復元能力も向上させることができる。

【 0 0 3 1 】

【発明の効果】

以上の説明より明らかなように、請求項 1 及び請求項 2 の再生信号処理装置によれば、アナログ信号を標本化し、デジタル信号に変換するアナログ／デジタル変換器と、前記デジタル信号に自動等化処理を行う自動等化器と、前記デジタル信号に含まれる位相及び基準周波数成分と一致した基準クロックを生成する位相同期回路と、前記基準クロックの周期を整数倍した分周クロックを生成し、該分周クロックを動作クロックとして前記アナログ／デジタル変換器及び前記自動等化器に出力する分周器とを備えた再生信号処理装置であって、前記自動等化器を、前記デジタル信号に波形等化処理を行うトランスバーサルフィルタと、前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する直線補間処理部と、前記直線補間処理部の出力により等化目標値を推定し、該等化目標値と前記トランスバーサルフィルタの出力との誤差である等化誤差が最小となるように前記トランスバーサルフィルタのパラメータを制御する制御部とから構成したことで、基準クロックに代えて分周クロックを使用したことによる標本点の欠落を補うことができ、基準クロックを使用した場合と同等の等化性能を維持しながら消費電力の削減と高速再生への対応とを実現できる効果が得られる。

【 0 0 3 2 】

また、請求項 3 の再生信号処理装置によれば、請求項 1 記載の自動等化器において、前記直線補間処理部に代えて、前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する高次補間処理部を備えたことで、基準クロックに代えて分周クロックを使用したことによる標本点の欠落を補うことができ、基準クロックを使用した場合と同等の等化性能を維持しながら消費電力の削減と高速再生への対応とを実現できる効果が得られる。さらに、読み出しヘッドの特性劣化による振幅の減衰、ディスクの傾きに起因する波形の歪み、再生系で重畳したノイズの影響等による再生波形データの品質劣化に対する情報復元能力を向上させることが可能となる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 における再生信号処理装置の構成を示すブロック図である。

【図 2】

本発明の実施の形態 1 における分周クロックを使用した自動等化器の入力デジタル再生信号の例（図（a））、分周クロックを使用した自動等化器の出力等化波形の例（図（b））、基準クロックを使用した自動等化器の出力等化波形の例（図（c））を示す図である。

【図 3】

本発明の実施の形態 1 における分周クロックを使用した自動等化器の出力等化波形の例（図（a））、図 3（a）の●に対して直線補間処理部 6 により $1 + D$ 処理を施した結果の例（図（b））、図 3（a）の●及び図 3（b）の◇にタイミング調整を施した波形データを用いて復元した補間波形の例（図（c））を示す図である。

【図 4】

本発明の実施の形態 2 における再生信号処理装置の構成を示すブロック図である。

【図 5】

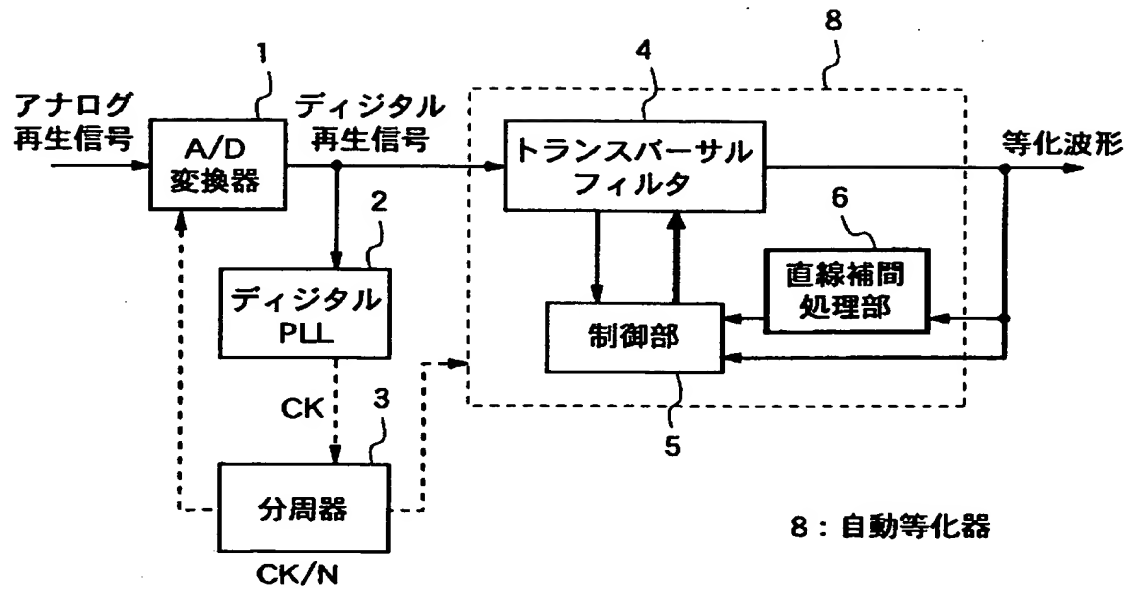
従来の再生信号処理装置の構成を示すブロック図である。

【符号の説明】

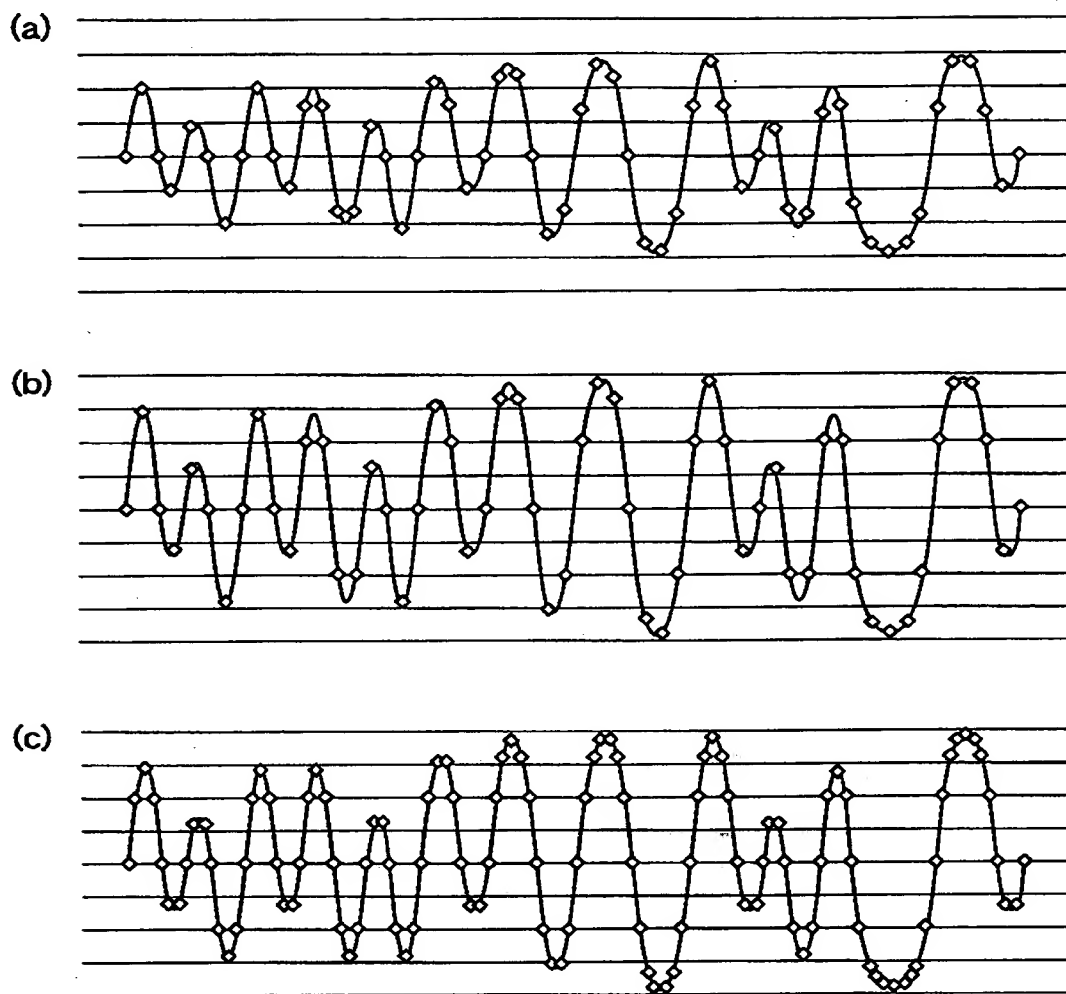
- 1 アナログ／デジタル変換器（A／D変換器）
- 2 デジタル位相同期回路（デジタルPLL）
- 3 分周器
- 4 トランスバーサルフィルタ
- 5 制御部
- 6 直線補間処理部
- 7 高次補間処理部
- 8 自動等化器

【書類名】 図面

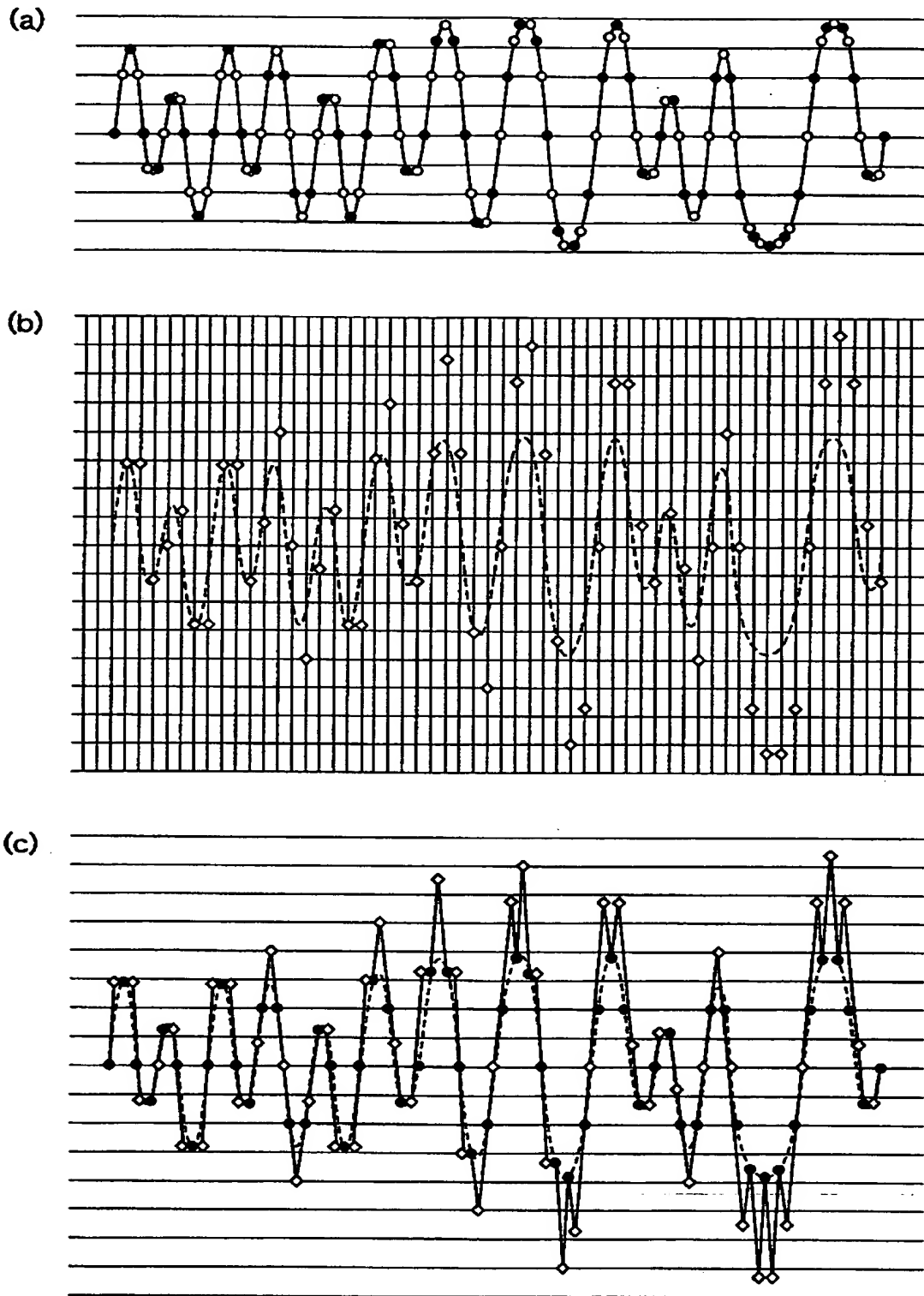
【図 1】



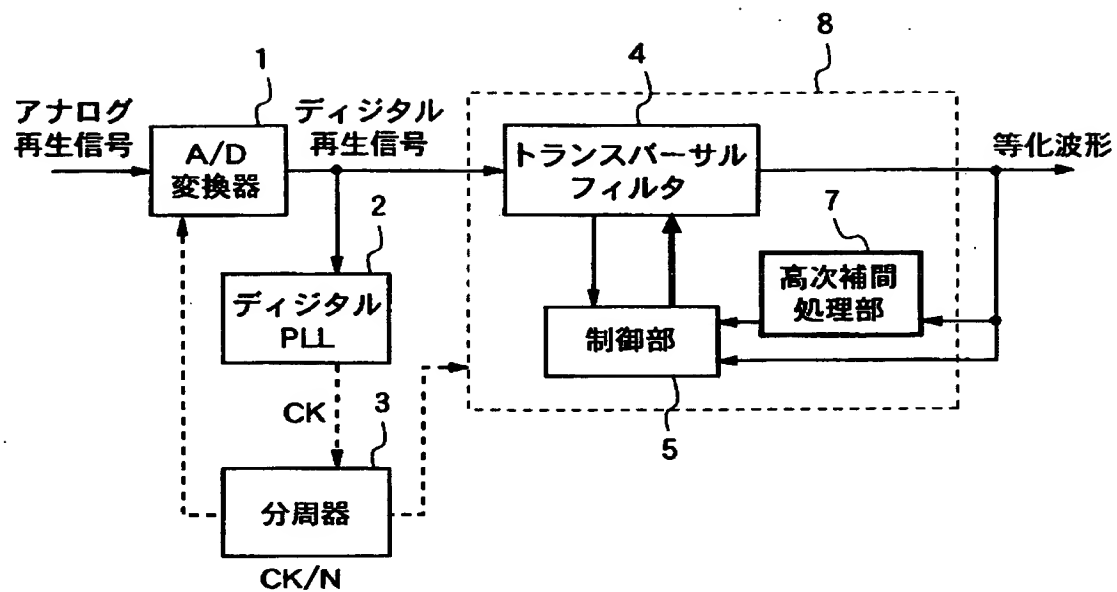
【図 2】



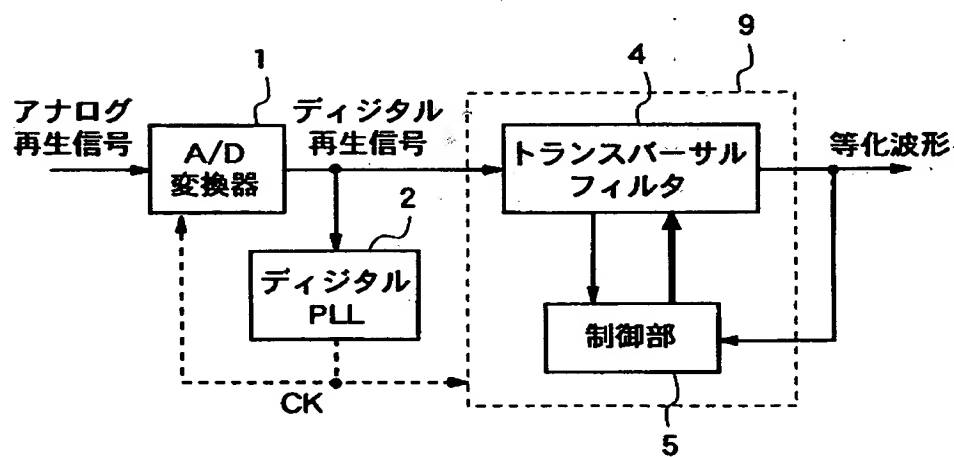
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 等化性能を低下させることなく、等化处理における消費電力を削減し、高速再生にも対応した再生信号処理装置を提供する。

【解決手段】 分周クロックを動作クロックとして用いて等化处理を行い、また、前記分周クロックの使用により欠落した情報を補うため、直線補間処理部 6 あるいは高次補間処理部 7 を備える。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[変更理由]	新規登録
住 所	大阪府門真市大字門真 1 0 0 6 番地
氏 名	松下電器産業株式会社